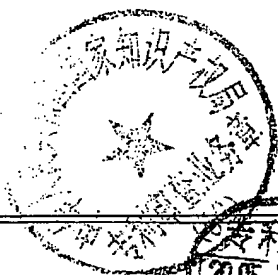





中华人民共和国国家知识产权局

邮政编码: 100029 北京市朝阳区裕民路 12 号中国国际科技会展中心 A1210 号 北京银龙知识产权代理有限公司 熊志诚		发文日期 
申请号: 200310103500X		
申请人: 卡西欧计算机株式会社		
发明创造名称: 半导体装置及其制造方法		

第一次审查意见通知书

- ☒ 应申请人提出的实审请求, 根据专利法第 35 条第 1 款的规定, 国家知识产权局对上述发明专利申请进行实质审查。
☐ 根据专利法第 35 条第 2 款的规定, 国家知识产权局决定自行对上述发明专利申请进行审查。
- ☒ 申请人要求以其在:

JP	专利局的申请日	2002 年 11 月 08 日	为优先权日,
JP	专利局的申请日	2003 年 05 月 26 日	为优先权日,
JP	专利局的申请日	2003 年 09 月 17 日	为优先权日,
	专利局的申请日	年 月 日	为优先权日,
	专利局的申请日	年 月 日	为优先权日。

☐ 申请人已经提交了经原申请国受理机关证明的第一次提出的在先申请文件的副本。
☐ 申请人尚未提交经原申请国受理机关证明的第一次提出的在先申请文件的副本, 根据专利法第 30 条的规定视为未提出优先权要求。
- ☐ 经审查, 申请人于:

年 月 日提交的	不符合实施细则第 51 条的规定;
年 月 日提交的	不符合专利法第 33 条的规定;
年 月 日提交的	
- 审查针对的申请文件:

<input checked="" type="checkbox"/> 原始申请文件。		<input type="checkbox"/> 审查是针对下述申请文件的	
申请日提交的原始申请文件的权利要求第	项、说明书第	页、附图第	页;
年 月 日提交的权利要求第	项、说明书第	页、附图第	页;
年 月 日提交的权利要求第	项、说明书第	页、附图第	页;
年 月 日提交的权利要求第	项、说明书第	页、附图第	页;
年 月 日提交的说明书摘要,	年 月 日提交的摘要附图。		
- ☐ 本通知书是在未进行检索的情况下作出的。
☒ 本通知书是在进行了检索的情况下作出的。
☒ 本通知书引用下述对比文献(其编号在今后的审查过程中继续沿用):

编号	文件号或名称	公开日期 (或抵触申请的申请日)
1	CN 1264178A	2000-08-23

6. 审查的结论性意见:

☐ 关于说明书:

第一次审查意见通知书正文

申请号: 200310103500.X

发明名称: 半导体装置及其制造方法

该申请涉及一种半导体装置及其制造方法, 共有35项权利要求, 其中权利要求1、23为独立权利要求。经审查现提出如下审查意见:

1. 独立权利要求1所要求保护的技术方案不具有专利法第20条第3款所规定的创造性。在对比文件1中[说明书第5页第1段到第6页第2段以及说明书附图1A]公开了以下技术方案: 一种半导体装置, 在半导体基底11上具有多个连接垫13, 在基底11的上方是两层绝缘膜14、18, 最上面是一层密封膜22, 在对应于连接垫13的上方有开口部分15、19, 形成一个凹部, 在凹部内在连接垫13的上表面依次有连接垫部分17、重布线段20, 在20的上表面形成柱状电极21[17、20、21相当于配线]。在对比文件1的基础上获得权利要求1所要求保护的技术方案, 对所属技术领域的技术人员来说是显而易见的, 因此权利要求1不具备突出的实质性特点和显著的进步, 因而不具备创造性。

2. 从属权利要求2所要求保护的技术方案不具有专利法第20条第3款所规定的创造性。在对比文件1中[同上]公开了以下技术特征: 在对应于连接垫13的上方有开口部分15、19, 形成一个凹部, 在凹部内在连接垫13的上表面依次有连接垫部分17、重布线段20, 在20的上表面形成柱状电极21。在对比文件1的基础上获得权利要求2所要求保护的技术方案, 对所属技术领域的技术人员来说是显而易见的, 因此权利要求2不具备突出的实质性特点和显著的进步, 因而不具备创造性。

3. 从属权利要求3所要求保护的技术方案不具有专利法第20条第3款所规定的创造性。在凹部中配置的配线与凹部的侧面之间留有空隙, 这对于本领域的技术人员来说是很容易做到的, 属于本领域技术人员的公知常识。在对比文件1的基础上结合公知常识获得权利要求3所要求保护的技术方案, 对所属技术领域的技术人员来说是显而易见的, 因此权利要求3不具备突出的实质性特点和显著的进步, 因而不具备创造性。

4. 从属权利要求4、5、7、11所要求保护的技术方案不具有专利法第20条第3款所规定的创造性。在对比文件1中[同上]公开了以下技术特征: 在半导体基底11上具有多个连接垫13, 在基底11的上方是两层绝缘膜14、18[分别相当于绝缘膜和上层绝缘膜], 14是氧化硅膜, 18是聚酰亚胺膜, 最上面是一层密封膜22, 在对应于连接垫13的上方有开口部分15、19, 形成一个凹部, 在凹部内在连接垫13的上表面依次有连接垫部分17、重布线段20, 在20的上表面形成柱状电极21, 在柱状电极21之间形成密封膜22。在对比文件1的基础上获得权利要求4、5、7所要求保护的技术方案, 对所属技术领域的技术人员来说是显而易见的, 因此权利要求4、5、7不具备突出的实质性

技术人员来说是显而易见的，因此权利要求18不具备突出的实质性特点和显著的进步，因而不具备创造性。

11. 从属权利要求19、20、22所要求保护的技术方案不具有专利法第20条第3款所规定的创造性。在对比文件1中[同上]公开了以下技术特征：在半导体基底11上具有多个连接垫13，在基底11的上方是两层绝缘膜14、18[分别相当于绝缘膜和上层绝缘膜]，14是氧化硅膜，18是聚酰亚胺膜，最上面是一层密封膜22，在对应于连接垫13的上方有开口部分15、19，形成一个凹部，在凹部内在连接垫13的上表面依次有连接垫部分17、重布线段20，在20的上表面形成柱状电极21，在柱状电极21之间形成密封膜22。在对比文件1的基础上获得权利要求19、20、22所要求保护的技术方案，对所属技术领域的技术人员来说是显而易见的，因此权利要求19、20、22不具备突出的实质性特点和显著的进步，因而不具备创造性。

12. 从属权利要求21所要求保护的技术方案不具有专利法第20条第3款所规定的创造性。用能够绝缘的同一种材料来制作两层绝缘膜，这属于本领域技术人员的公知常识。在对比文件1的基础上结合公知常识获得权利要求21所要求保护的技术方案，对所属技术领域的技术人员来说是显而易见的，因此权利要求21不具备突出的实质性特点和显著的进步，因而不具备创造性。

13. 独立权利要求23所要求保护的技术方案不具有专利法第20条第3款所规定的创造性。在对比文件1中[说明书第5页第1段到第6页第2段以及说明书附图1A]公开了以下技术方案：在半导体基底11上形成有多个连接垫13，在基底11的上方分别形成两层绝缘膜14、18，在最上面形成一层密封膜22，在对应于连接垫13的上方形成开口部分15、19，形成一个凹部，在凹部内在连接垫13的上表面依次形成连接垫部分17、重布线段20，在20的上表面形成柱状电极21[17、20、21相当于配线]。在对比文件23的基础上获得权利要求1所要求保护的技术方案，对所属技术领域的技术人员来说是显而易见的，因此权利要求23不具备突出的实质性特点和显著的进步，因而不具备创造性。

14. 从属权利要求24、26所要求保护的技术方案不具有专利法第20条第3款所规定的创造性。在对比文件1中[同上]公开了以下技术特征：在半导体基底11上具有多个连接垫13，在基底11的上方是两层绝缘膜14、18[分别相当于绝缘膜和上层绝缘膜]，14是氧化硅膜，18是聚酰亚胺膜，最上面是一层密封膜22，在对应于连接垫13的上方有开口部分15、19，形成一个凹部，在凹部内在连接垫13的上表面依次有连接垫部分17、重布线段20，在20的上表面形成柱状电极21，在柱状电极21之间形成密封膜22。在对比文件1的基础上获得权利要求24、26所要求保护的技术方案，对所属技术领域的技术人员来说是显而易见的，因此权利要求24、26不具备突出的实质性特点和显著的进步，因而不具备创造性。

中华人民共和国国家知识产权局

定的创造性。先形成配线，再以配线为掩模形成凹部，这对于本领域的技术人员来说是很容易实现的，属于本领域技术人员的公知常识。在对比文件1的基础上结合公知常识获得权利要求34、35所要求保护的技术方案，对所属技术领域的技术人员来说是显而易见的，因此权利要求34、35不具备突出的实质性特点和显著的进步，因而不具备创造性。

基于上述理由，该申请的独立权利要求以及从属权利要求都不具备创造性，同时说明书中也没有记载其他任何可以授予专利权的实质性内容，因而即使申请人对权利要求进行重新组合和 / 或根据说明书记载的内容作进一步的限定，该申请也不具备被授予专利权的前景。如果申请人不能在本通知书规定的答复期限内提出表明本申请具有创造性的充分理由，该申请将被驳回。

审查员：吴海涛

代码：A119

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁷

H01L 27/00

H01L 23/50 H01L 21/60

[12] 发明专利申请公开说明书

[21] 申请号 00100863.3

[43]公开日 2000年8月23日

[11]公开号 CN 1264178A

[22]申请日 2000.2.15 [21]申请号 00100863.3

[30]优先权

[32]1999.2.15 [33]JP [31]35759/1999

[71]申请人 卡西欧计算机株式会社

地址 日本东京

[72]发明人 青木由隆 三原一郎

若林猛 渡边克己

[74]专利代理机构 永新专利商标代理有限公司

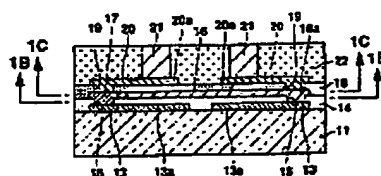
代理人 韩 宏

权利要求书 3 页 说明书 10 页 附图页数 8 页

[54]发明名称 半导体装置

[57]摘要

一种半导体装置,包括:具有一电路元件形成区域和一连接垫的一半导体基底;通过插入的第一绝缘膜,设置在所述电路元件形成区域上的一阻挡层;通过插入的第二绝缘膜,设置在具有所述阻挡层的所述第一绝缘膜上,并被连接至所述连接垫的重布线;及设置在所述重布线上的一柱状电极。



ISSN 1008-4274

00:00:15

面视图。图 1B 是在连接垫部分 17 被去除的状态下，沿图 1A 中的线 1B-1B 截取的截面视图。该半导体装置具有一半导体基底 11。

该半导体基底 11 具有一矩形，如图 1B 所示。由图 1B 中的点划线确定的一中央区域用作为电路元件形成区域 12。当该半导体装置是一用于驱动液晶显示面板的 LSI 时，一振荡电路、一调节器电路、一 LC 驱动器电路等（尽管未示出）被设置在电路元件形成区域 12 内。多个连接垫 13 被设置在该电路元件形成区域 12 外侧上的半导体基底 11 的上表面上。各连接垫 13 由从半导体装置 11 的电路元件形成区域 12 延伸出的一布线段 13a 的一端部分形成。各连接垫 13 经该布线段 13a 被连接至该 LC 驱动器电路等。

除了各连接垫的一中央部分外，在半导体基底 11 的上表面和各连接垫 13 的上表面上设置氧化硅等的第一绝缘膜 14。该连接垫 13 的中央部分经由第一绝缘膜 14 确定的一开口部分 15 被暴露出。如图 1B 所示，有多个这样被暴露出的连接垫 13 的部分。在电路元件形成区域 12 中的第一绝缘膜 14 的上方，设置一导电材料的地电位层 16 以从被连接至一地电位的连接垫 13 中的一个的暴露出的上表面延伸出。因此，如图 1C 所示，电路元件形成区域 12 被覆盖有地电位层 16，图 1C 是在第二绝缘膜 18 被去除的状态下，沿图 1A 中的线 1C-1C 截取的截面视图。在此情况下，连接至地电位的连接垫 13 上的层 16 的部分构成一连接垫部分 16a，且在其他的连接垫 13 上设置连接垫部分 17。

在除了其中央部分以外的连接垫部分 16a、17 上、和在第一绝缘膜 14 及地电位层 16 上设置由聚酰亚胺等形成的第二绝缘膜 18。连接垫部分 16a、17 的中央部分经第二绝缘膜 18 中形成的开口部分被分别暴露出。设置一重布线段 20 以在电路元件形成区域 12 中的地电位层 16 上的第二绝缘膜 18 的上方，从各连接垫部分 16a、17 的暴露出的中央上表面延伸出。重布线段 20 的一远端部分构成一外

00:00:15

部连接垫部分 20a。在外部连接垫部分 20a 的上表面上设置一柱状电极 21。被连接至与连接垫部分 16a 连接的重布线段 20 的柱状电极 21 中的一个用作为一地电极且被电连接至地电位层 16。在除了柱状电极 21 以外的组件的整个上表面上设置环氧树脂等的一密封膜 22。

如上所述，在该半导体装置中，重布线段 20 被设置在地电位层 16 的上方，该地电位层 16 被形成在电路元件形成区域 12 中的第一绝缘层 14 上。第二绝缘膜 18 被定位在地电位层 16 和重布线段 20 之间。因此，即使重布线段 20 与电路元件形成区域 12 中设置的振荡电路等重叠，它们通过用作为一阻挡层的地电位层 16 而被电绝缘且在它们之间没有干扰发生。因此，可自由而没有限制地配置重布线段 20。

将参照图 2A 描述根据本发明的第二实施例的半导体装置。在该半导体装置中，带有开口部分 19 的第二绝缘膜 18 和其下面的部分具有与图 1A 中所示的第一实施例相同的结构。这些元件由相同的参考数字表示，因此省略对其的描述。在第二实施例中，如图 2B 或沿图 2A 中的线 2B-2B 截取的截面视图所示，设置由矩形一螺旋弹簧形成的薄膜电感器 31 以从连接垫部分 17 中的预定的一个的上表面延伸到电路元件形成区域 12 中的地电位层 16 上的第二绝缘膜 18 上。在此情况下，薄膜电感器 31 的两端部分构成连接垫部分 31a、31b。在另一连接垫部分 17 上设置连接垫部分 32。分别在连接垫部分 31a、31b、32 的上表面上设置柱状电极 21。设置在连接垫部分 31a、31b 上的两柱状电极 21 起到薄膜电感器 31 的端子的作用。在除了柱状电极 21 以外的组件的整个上表面上设置环氧树脂等的一密封膜 22。

如上所述，在该半导体装置中，通过其间的第二绝缘膜 18，在地电位层 16 上设置薄膜电感器 31，该第二绝缘膜 18 被形成在电路

说明书附图

图 1A

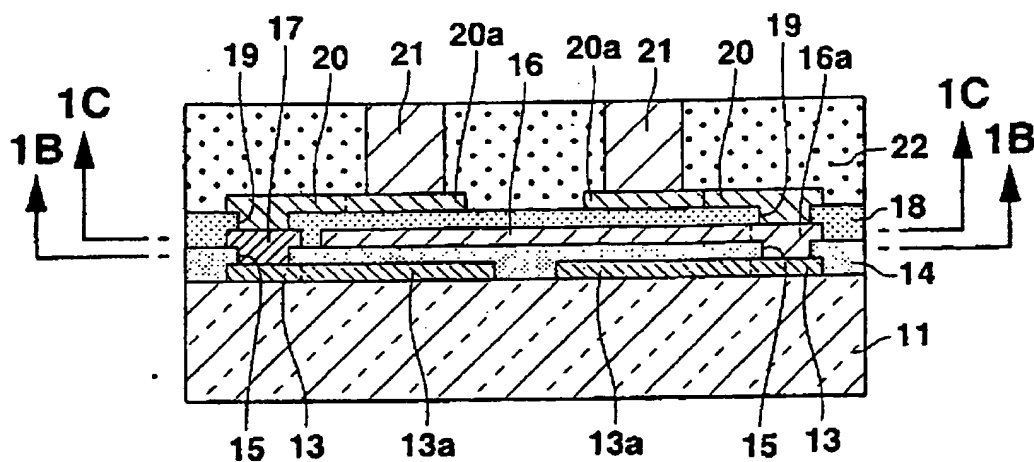


图 1B

